

CARDIO-FRÉQUENCEMÈTRE DE POULS

Compte Rendu de projet CSI3 : Électronique

Préparé pour: I.S.E.N Brest

Préparé par : Steven Bargain, Samuel Bar

Groupe X

2 mai 2013

Sommaire de gestion

Objectif

Notre objectif, la réalisation d'un cardio-fréquencemètre, prenant en charge, la fréquence cardiaque, le taux d'oxygénation du sang, ainsi que la mise en action d'alarmes en cas de risques vasculaires.

Concrétisation et applications de nos connaissances dans le domaine de l'électronique numérique et du codage. Acquisition d'une méthode de travail, aboutissement d'un projet de travail.

Buts

Conception du circuit intégré, à base de FPGA.

Ecriture du code de programmation en VHDL.

Conception du circuit intégré

I - Description brève des différentes phases du projet.....	I-IV
II - Explication du rôle de chaque bloc fonctionnelle.....	IV-VII
III - Justification des choix techniques.....	VII-X
IV - Annexes (schémas).....	XII

Conclusion

I - Description brève des différentes phases du projet

La partie électronique s'est déroulée en 5 phases : étude et analyse, schématisations, empreintes et routage, câblages et tests. Les premières phases étaient théoriques afin de comprendre le fonctionnement de la carte, bloc par bloc. Puis, ont succédé les étapes de réalisation numérique ainsi que la réalisation de la carte.

1) Phase étude

Lors de cette phase, nous étudions tout les blocs qui vont constituer la carte finale. Ainsi, nous découvrons la manière de procéder, les précautions à prendre et l'utilité de l'ensemble des éléments utilisés. Dans un premier temps, nous avons procédé à une analyse fonctionnelle afin de représenter sous forme de bloc les différentes fonctions de la carte. Puis, dans un second temps, nous passons à la réalisation des blocs à l'aide des composants mis à notre disposition.

2) Phase schéma

Cette partie consiste à la mise en forme du circuit. A partir de l'étude, nous assemblons les différents éléments réalisés avec les composants adéquats. Afin de réaliser le schéma électronique nécessaire, nous travaillons à l'aide du logiciel Protel DXP (CAO). Avec le schéma réalisé, nous avons établi une nomenclature recensant l'ensemble des composants nécessaires à l'aboutissement du projet. La génération de la nomenclature est effectuée directement par Protel DXP à l'aide de l'outil BOM : «Bill Of Materials».

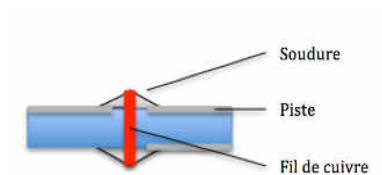
3) Phase PCB

Après la réalisation du schéma de la carte, nous passons à la réalisation du schéma de conception du circuit imprimé, toujours avec Protel DXP. Lors de cette phase, nous vérifions les empreintes des composants, leurs modifications si nécessaire, et enfin, la création de celles non existantes dans la bibliothèque du logiciel. Puis, nous passons au routage de la carte, le placement des empreintes des composants sur la carte, avec une optimisation maximale (Connecteurs externes sur le bord de la carte, afficheurs placés dans le bon ordre...). L'objectif étant de faciliter l'opération de routage entre les composants par le logiciel, et ainsi obtenir un circuit le plus «propre» et simple possible.

4) Phase câblage

Cette partie pratique, consiste en plusieurs points, le perçage de la carte avec les forets adéquats, puis le soudage des composants sur la carte. Dans une idée d'optimisation de ces phases, nous avons commencé par placer les «vias» (liaisons entre la couche supérieure de la carte : TOP, et la phase inférieure : BOTTOM), puis les supports des AO (Amplificateur Opérationnel) et des afficheurs, et enfin les résistances ainsi que les autres composants de petite taille.

Nous avons jugé plus facile de souder une résistance dans un espace réduit, plutôt qu'un support massif, difficile à souder en raison de la gêne occasionnée lors des soudures des pattes sur la couche supérieur (TOP)



Exemple de vias fréquemment utilisés dans l'industrie.

5) Phase test et recette

L'objectif de cette phase est de tester le bon fonctionnement de la carte. Nous testons dans un premier temps les pistes afin de s'assurer la bonne inter-connexion des composants. En ajoutant progressivement les composants, l'on peut s'assurer que le circuit réalise les bonnes opérations. (exemple : filtrage, allumage des LEDs, bonne sélection des différents modes...).

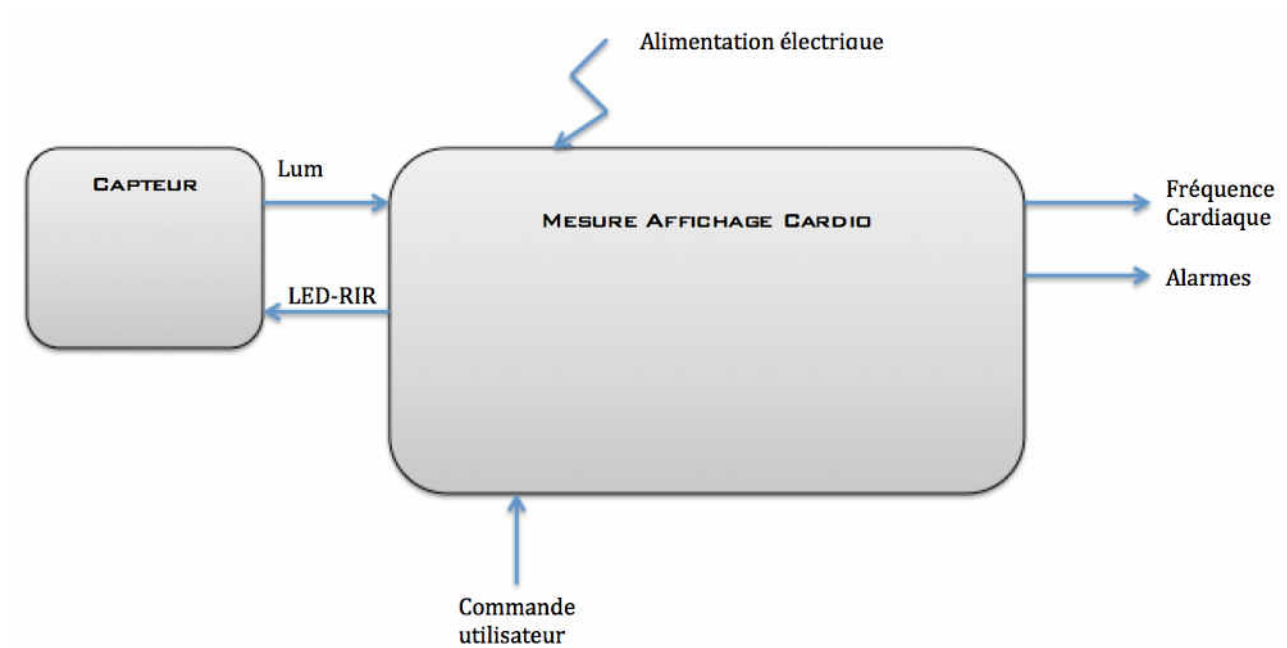
Quelques exemples de problèmes rencontrés et de solutions opérées :

Problèmes	Solutions
Erreur de routage en les points de masse.	Ajout d'un fil afin de les relier.
Erreur d'empreinte concernant le Bouton poussoir (empreinte trop petite)	Reperçage de la carte, et connexion par un fil.
Composants mal placés ou inexistant	Placage de composants sous la carte en adéquation avec le reste du circuit.
Alimentation inversée d'un AOP	Coupure de certaines pistes, et ajout de fils pour corriger.
Liaison entre le JTAG et le reste de la carte défectueux	Nouvelles soudures

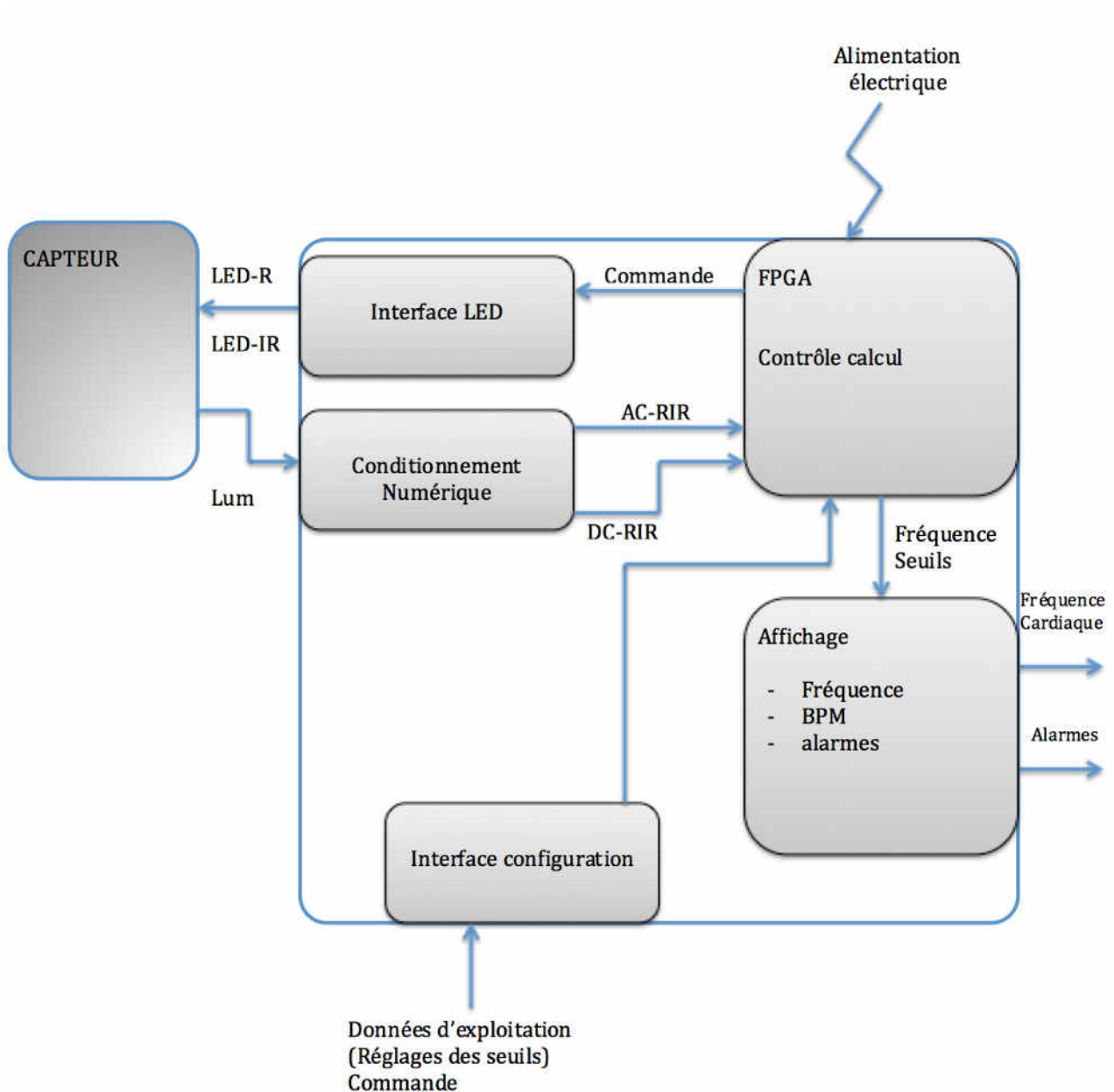
Lors de cette partie, nous n'avons hélas pas pu passer la phase 3. Les nombreuses erreurs accumulés lors de la CAO sur Protel DXP nous a demandé beaucoup de temps (plusieurs heures à la maison), et d'énergie afin de les corriger. Cependant nous avons pu avoir un aperçu du fonctionnement de notre carte en envoyant un signal de faible fréquence afin de tester nos filtres.

II - Explication du rôle de chaque bloc fonctionnelle

Synoptique général montrant le système à concevoir dans son environnement en délimitant ses entrées et sorties



L'objectif ici, est de décomposer le système complet de manière à analyser les sous-blocs fonctionnelles, et les signaux internes. Voici le synoptique fonctionnel associé :



Capteur : Relevé des informations sur le patients (contenant la fréquence cardiaque, le taux d'oxygénation du sang). Il gère l'allumage des LED rouge et infrarouge commandées par les signaux LED-R et LED-IR.

Interface LED : Commande des LED : Marche / Arrêt ordonnées par le bloc de contrôle calcul.

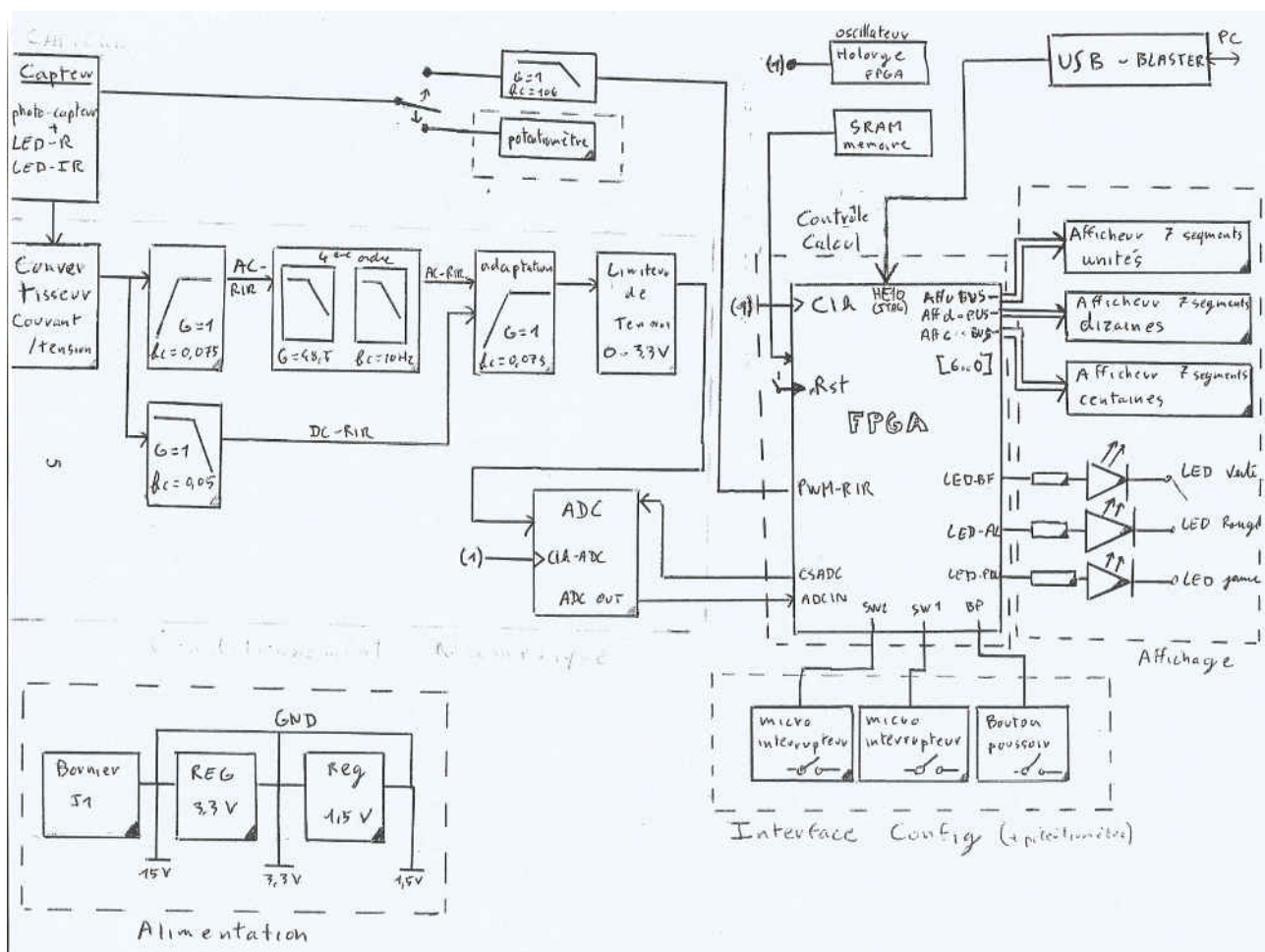
Conditionnement numérique : Convertisseur analogique / numérique => Numérisation des informations du capteur + traitement du signal de sortie du capteur. Le signal est décomposé en 2 parties distinctes, alternative et continue traduites par les signaux AC-RIR et DC-RIR.

Contrôle calcul : «Cerveau» du système => gestion de la commande utilisateur et des informations du capteur à partir d'un FPGA.

Interface config. : Prend en compte les données imposés par l'utilisateur (réglage des alarmes, type de patient, sensibilité...).

Affichage : Afficher la fréquence cardiaque en BPM, LED de signalisation, alarmes.

On passe ici au synoptique de réalisation, plus précis.

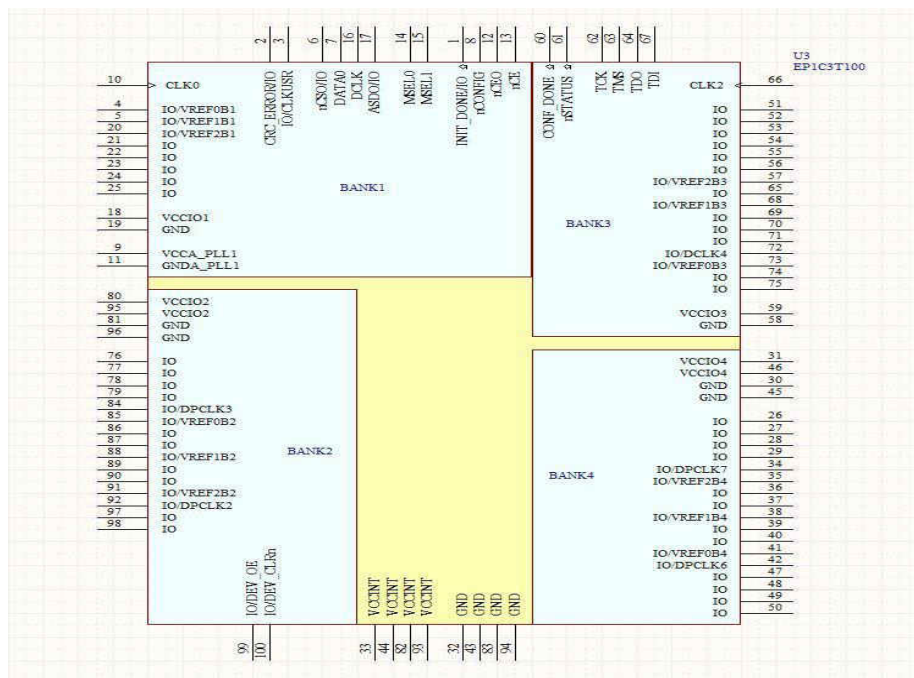


III - Justification des choix techniques

FPGA : L'organe central de la carte, est un FPGA (Fiel Programmable Gate Array) d'Altera EPC3T100C8N constitué telle que :

Nombre de LAB/CLB	291
Nombre d'éléments logiques/cellules	2910
Nombre total de bits RAM	59904
Nombre d' I/O	65
Alimentation en tension	1,425 V ~ 1,575 V
Type de montage	Montage en surface
Température d'utilisation	0° C ~ 85° C

Les FPGA sont couramment utilisés pour des usages industriels et sont performants dans divers domaine. On associera une mémoire externe à ce composant afin de sauvegarder la configuration interne du composant, le FPGA possédant une mémoire volatile. Voici une vision PCB du FPGA, montrant l'ensemble des I/O :



Commande des LEDs du capteur : Les LEDs rouge et infrarouge sont placés en série afin d'optimiser les performances. Le courant d'alimentation des LEDs est réglable jusqu'à 27,5 mA grâce à un générateur de courant commandé manuellement par un potentiomètre, ou de manière automatique par un signal PWM généré par le FPGA. Le choix de cette commande dépend de la position du cavalier JP1 (voir schéma).



Afin d'obtenir la plage de variation du courant, la résistance $R_I > 120 \text{ ohm}$. On place alors un potentiomètre en série avec une résistance de 1 k pour avoir une plage de variation de la tension entre 0,3 et 3,3 V.

En mode automatique, on place un filtre passe-bas (RC) avec $R = 100 \text{ k}$ et $C = 15 \text{ nF}$ conformément au cahier des charges.

Conditionnement de la sortie du photo-détecteur du capteur : Cette partie permet de sélectionner uniquement les informations utiles sortantes du capteur (signal analogique). On va donc éliminer le bruit à l'aide d'un condensateur placé en parallèle du photo-détecteur. On ajoute ensuite un filtre passe-bas (RC) afin de conserver les très basses fréquences. On rappelle que la résolution du système varie entre 30 et 240 BPM soit des fréquences comprises entre 0,5 et 4,25 Hz. (Voir schéma partie analogique).

Au courant $I_p = 10 \text{ uA}$ et obtenir $V_{sc} = 10 \text{ V}$, on a $R_c = 10 \text{ M}$. Pour obtenir une fréquence de coupure de 33 Hz, il nous faut un condensateur $C = 5 \text{ nF}$. Sur chaque entrée analogique, on a un limiteur de tension composé d'un pont de diodes (voir annexe), réduisant l'amplitude du signal entre 0 V et 3,3 V (cf guide d'étude).

Extraction de l'information AC-RIR : L'extraction de la composante alternative du signal (AC) à l'aide d'un filtre passe-bas du 4^{ème} ordre de Butterworth. Avant ce filtre, on place un filtre passe-haut (CR) pour éliminer la composante continue. On ajoute également un montage suiveur permettant de limiter l'impédance du circuit, et ainsi d'assurer l'homogénéité des filtres.

Le filtre passe haut utilisé est composé d'une résistance de 22 k et d'un condensateur de 100 uF, ceci pour obtenir une fréquence de coupure de 0,075 Hz.

On rappelle que l'exploitation de la composante alternative du signal de sortie du capteur permet le calcul de la fréquence cardiaque.

Le filtre de Butterworth va amplifier la composante alternative désirée, ce filtre composé de 2 filtres de Rauch du second ordre. Après calcul et résolution de 3 équations à 3 inconnues (voir guide d'étude), on obtient pour les 2 filtres :

_filtre de Rauch 1	_filtre de Rauch 2
C2A = 220 nF	C2B = 470 nF
C5A = 15 nF	C5B = 4,7 nF
R1A = 56 k	R1B = 56 k
R2A = 200 k	R2B = 270 k
R3A = 390 k	R3B = 300 k

Voir annexe, schéma partie analogique.

Extraction de l'information DC-RIR : La mesure de la composante continue du signal (DC) permet l'asservissement de la commande des LEDs. Le signal DC évolue entre 0 et 13,2 V en sortie du conditionnement.

L'extraction s'effectue à l'aide d'un filtre passe-bas (RC) de fréquence de coupure à 0,5 Hz afin d'éliminer la composante alternative du signal. (voir schéma partie analogique). On prend alors R = 68 k et C = 47 uF.

Numérisation des signaux AC et DC RIR : Les tensions propres aux informations AC-RIR et DC-RIR sont converties numériquement par un ADC (CAN) alimenté en 3,3 V. Cet ADC a une résolution de 4096 valeurs. Schéma fonction de transfert page.

ADC : Le mot de contrôle permettant de gérer l'ADC (sélection des signaux à convertir, AC ou DC), est composé comme suit :

S, A2, A1, A0, MODE, SGL, PD1, PD0.

S : start ;

A2,A1,A0 : sélection de la chaîne,

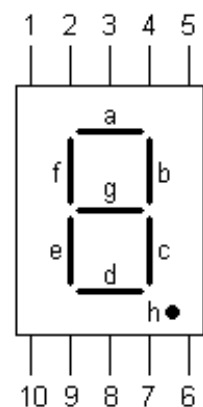
MODE : Nombre de bits pour la prochaine conversion (high : 8 bits, Low : 12 bits)

SGL : contrôle des paramètres d'entrée du multiplexeur

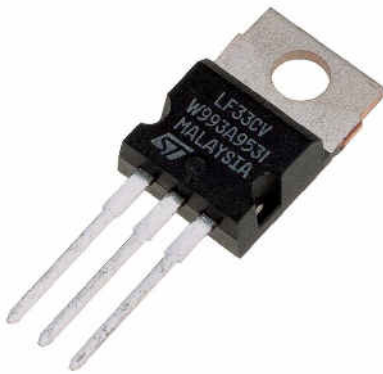
PD1, PD0 : Régler l'alimentation du composant (ici, toujours alimenté).

Le montage additionneur utilisé en entrée de l'ADC permet d'adapter le signal issu du filtrage afin de conserver l'intérêt de l'amplification. A sa sortie, le signal ne sera plus centrée en 0.

Visualisation de la fréquence cardiaque : Afin de visualiser la fréquence cardiaque, on utilise des afficheurs 7 segments commandés par le FPGA. Celui-ci enverra les données en hexadécimal sur un bus de 10 bits afin d'afficher les valeurs de 0 à 9. Il y aura ensuite une conversion en binaire afin d'allumer les segments des afficheurs. Les afficheurs sont commandés par bus de 7 bits, 1 par segment, actif à 0.



Régulateurs de tension : Les régulateurs sont disposés en cascade. Les caractéristiques des régulateurs sont choisies en fonction des besoins du système (3,3 V ou 1,5 V). (voir schéma partie numérique)



Régulateur 3,3 V

La patte de gauche correspond à l'input

La patte centrale correspond à la GND

La patte de droite correspond à l'output

La broche du dessus est également une GND, facilitant les tests.



Régulateur 1,5 V

La patte gauche (1) correspond à la GND

La patte droite (3) correspond à l'input

La pastille centrale correspond à l'output

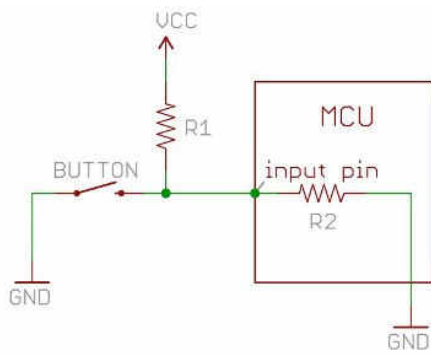
Pull-up et Pull-down

_____ Les résistances de pull-up ou pull-down permettent d'éviter les états indéterminés et les surintensités. Un pull-down imposera un niveau 0, un pull up un niveau 1.

Les sorties inutilisées d'un circuit intégré doivent être laissées flottantes. Il ne faut pas les connecter aux alimentations sous peine de l'endommager.

Une résistance en pull-up est une résistance dans un circuit électronique, située entre la source d'alimentation et un fil, et qui amène ce même fil soit à l'état haut (1 en électronique numérique) pour une résistance de pull-up, soit à l'état bas (0 logique) pour une résistance de pull-down.

Ces résistances sont normalement utilisées avec des sorties numériques à collecteur ouvert ou lorsqu'il est indésirable de laisser une ligne flottante dans un circuit.



Voici un exemple de «weak pull up».

Pour un «weak pull down», il suffit d'inverser Vcc et la GND avant le bouton poussoir.

Découplage

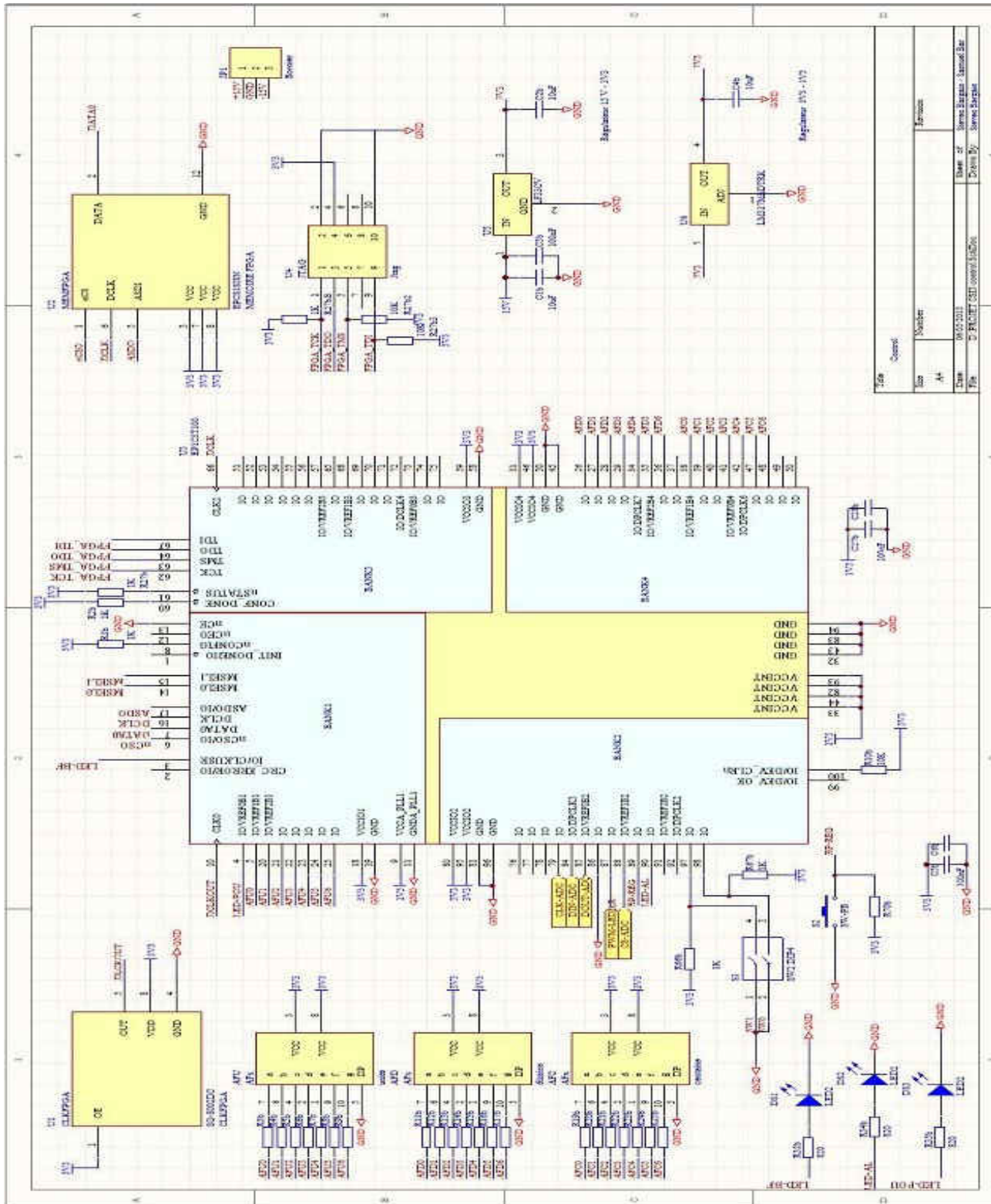
Lorsqu'une sortie d'une porte logique change d'état, cela provoque un pic d'intensité au niveau d'alimentation. Pour ne pas provoquer de chute de tension au niveau de l'alimentation, il suffit de placer en parallèle de celle-ci (entre l'alimentation et la masse) un condensateur de découplage (généralement céramique car on n'a pas besoin d'une grande précision sur sa valeur) pour ainsi s'opposer aux variations brusques de tension. Il permet d'évacuer les harmoniques de haute fréquence vers la masse.

Plus la fréquence est élevée, plus l'impédance est faible ($1/Cw$), ce qui permet de limiter l'amplitude des perturbations, d'autant plus que leur fréquence est élevée. Le condensateur fait ainsi office de réservoir d'énergie pour des appels de courants lors de commutation.

Le découplage de l'alimentation se fait à l'aide de condensateurs «ByPass» ($1 \mu\text{F} < C < 470 \mu\text{F}$).

IV - Annexes

Partie numérique :



V - Conclusion

La partie électronique a été des plus intéressante, car différente de ce que l'on a pu effectuer jusqu'ici. En effet, cela nous a donné un aperçu des contraintes technologiques lors de la création d'un système. Cela nous a également donné une méthode aboutie, afin de détecter de manière efficace les problèmes techniques pouvant survenir, et les résoudre.

Nous n'avons hélas pas pu dépasser la phase 3 à cause de nombreux problèmes de routage. Nous avons fait tout ce qui était en notre pouvoir pour tenter d'aller le plus loin possible.

Samuel Bar : *«Cela m'a particulièrement plu car je souhaite me tourner vers la majeure systèmes embarqués».*